



本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2 0 0 1 年 3 月 5 日

出 願 番 号

Application Number:

特願 2 0 0 1 - 0 5 9 4 2 8

出 願 人

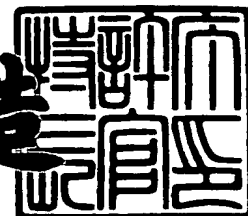
Applicant (s):

三洋電機株式会社

2 0 0 1 年 3 月 2 3 日

特 許 庁 長 官  
Commissioner,  
Patent Office

及 川 耕 造



出証番号 出証特 2 0 0 1 - 3 0 2 2 4 5 8

【書類名】 特許願

【整理番号】 NBC1002149

【提出日】 平成13年 3月 5日

【あて先】 特許庁長官殿

【国際特許分類】 H03F 3/04

【発明者】

    【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会  
社内

    【氏名】 馬場 清一

【発明者】

    【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会  
社内

    【氏名】 貝崎 康裕

【特許出願人】

    【識別番号】 000001889

    【氏名又は名称】 三洋電機株式会社

【代理人】

    【識別番号】 100098305

    【弁理士】

    【氏名又は名称】 福島 祥人

    【電話番号】 06-6330-5625

【先の出願に基づく優先権主張】

    【出願番号】 特願2000- 83844

    【出願日】 平成12年 3月24日

【手数料の表示】

    【予納台帳番号】 032920

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9403774

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 高周波回路

【特許請求の範囲】

【請求項 1】 入力信号を受ける第 1 の端子を有しかつ第 2 の端子および第 3 の端子を有するトランジスタと、

前記トランジスタの前記第 2 の端子に接続される第 1 の回路と、

前記トランジスタの前記第 3 の端子に接続される第 2 の回路とを備え、

前記第 1 および第 2 の回路の少なくとも一方が 1 または複数の薄膜抵抗を含むことを特徴とする高周波回路。

【請求項 2】 前記第 1 の回路は、前記トランジスタの前記第 2 の端子と電源電圧を受ける電源端子との間に接続され、

前記第 2 の回路は、前記トランジスタの前記第 3 の端子と接地電位を受ける接地端子との間に接続されることを特徴とする請求項 1 記載の高周波回路。

【請求項 3】 前記第 1 および第 2 の回路の少なくとも一方は、1 または複数の薄膜抵抗と周波数依存性を有さない 1 または複数の抵抗との直列接続を含むことを特徴とする請求項 2 記載の高周波回路。

【請求項 4】 前記第 1 および第 2 の回路の少なくとも一方は、1 または複数の薄膜抵抗と周波数依存性を有さない 1 または複数の抵抗との並列接続を含むことを特徴とする請求項 2 記載の高周波回路。

【請求項 5】 前記第 1 の回路は、前記トランジスタの前記第 2 の端子の信号を前記第 1 の端子に帰還させる帰還回路を有し、

前記帰還回路は、前記 1 または複数の薄膜抵抗を含むことを特徴とする請求項 1 記載の高周波回路。

【請求項 6】 1 または複数の他のトランジスタをさらに備え、

前記帰還回路は、前記 1 または複数の他のトランジスタを介して前記第 2 の端子の信号を前記第 1 の端子に帰還させることを特徴とする請求項 5 記載の高周波回路。

【請求項 7】 前記帰還回路は、前記第 2 の端子の電圧信号の一部を前記第 1 の端子に直列に印加する帰還経路を有し、

前記帰還経路は、前記 1 または複数の薄膜抵抗と周波数依存性を有さない 1 または複数の抵抗とを含むことを特徴とする請求項 5 または 6 記載の高周波回路。

【請求項 8】 前記帰還回路は、前記第 2 の端子の電流信号の一部を電圧信号に変換する変換部と、前記変換部により得られた電圧信号を前記第 1 の端子に直列に印加する印加部とを含む帰還経路を有し、

前記帰還経路は、前記 1 または複数の薄膜抵抗と周波数依存性を有さない 1 または複数の抵抗とを含むことを特徴とする請求項 5 または 6 記載の高周波回路。

【請求項 9】 前記帰還回路は、前記第 2 の端子の電圧信号を電流信号に変換する変換部と、前記変換部により得られた電流信号を前記第 1 の端子に並列に印加する印加部とを含む帰還経路を有し、

前記帰還経路は、前記 1 または複数の薄膜抵抗と周波数依存性を有さない 1 または複数の抵抗とを含むことを特徴とする請求項 5 または 6 記載の高周波回路。

【請求項 10】 前記帰還回路は、前記第 2 の端子の電流信号の一部を前記第 1 の端子に並列に印加する帰還経路を有し、

前記帰還経路は、前記 1 または複数の薄膜抵抗と周波数依存性を有さない 1 または複数の抵抗とを含むことを特徴とする請求項 5 または 6 記載の高周波回路。

【請求項 11】 前記帰還回路は、前記第 2 の端子の電圧信号の一部を前記第 1 の端子に直列に印加する第 1 の帰還経路と、前記第 2 の端子の電流信号の一部を前記第 1 の端子に並列に印加する第 2 の帰還経路とを有し、

前記第 1 の帰還経路および前記第 2 の帰還経路の各々は、前記 1 または複数の薄膜抵抗と周波数依存性を有さない 1 または複数の抵抗とを含むことを特徴とする請求項 5 または 6 記載の高周波回路。

【請求項 12】 前記 1 または複数の薄膜抵抗は、所定の周波数での表皮深さの 3 倍よりも小さい膜厚を有することを特徴とする請求項 1 ～ 11 のいずれかに記載の高周波回路。

【請求項 13】 前記 1 または複数の薄膜抵抗は、前記所定の周波数での表皮深さ以下の膜厚を有することを特徴とする請求項 12 記載の高周波回路。

【発明の詳細な説明】

【0001】

## 【発明の属する技術分野】

本発明は、トランジスタを含む高周波回路に関する。

## 【0002】

## 【従来の技術】

従来より、バイポーラトランジスタや電界効果トランジスタ等の能動素子を用いた増幅器等の種々の高周波回路が用いられている。図18はバイポーラトランジスタを用いた従来のエミッタ接地型広帯域増幅器の回路図である。

## 【0003】

図18の増幅器は、バイポーラトランジスタ（以下、トランジスタと略記する）200、抵抗11、12、13、14、15およびコンデンサ16、17、18により構成される。トランジスタ200のベースはノードN11に接続され、ノードN11はコンデンサ16を介して入力端子NIに接続されている。抵抗11は電源電圧 $V_{CC}$ を受ける電源端子とノードN11との間に接続され、抵抗12はノードN11と接地端子との間に接続されている。

## 【0004】

トランジスタ200のコレクタは、抵抗13を介して電源端子に接続され、かつコンデンサ17を介して出力端子NOに接続されている。トランジスタ200のエミッタは、抵抗14を介して接地端子に接続され、かつ抵抗15およびコンデンサ18を介して接地端子に接続されている。入力端子NIに入力信号が与えられ、出力端子NOから増幅された出力信号が出力される。

## 【0005】

図18のトランジスタ200の直流バイアス点は抵抗11の抵抗値 $R_1$ 、抵抗12の抵抗値 $R_2$ 、抵抗13の抵抗値 $R_C$ 、抵抗14の抵抗値 $R_E$ および電源電圧 $V_{CC}$ により定められる。トランジスタ200の直流バイアス点として、ベース電圧 $V_B$ 、エミッタ電圧 $V_E$ 、コレクタ電圧 $V_C$ およびコレクタ電流 $I_C$ を考える。まず、ベース電圧 $V_B$ は次式のようにになる。

## 【0006】

$$V_B = R_2 \cdot V_{CC} / (R_1 + R_2) \quad \cdots (1)$$

また、エミッタ電圧 $V_E$ は次式のようにになる。

【0007】

$$V_E = V_B - V_{BE} \quad \cdots (2)$$

ここで、 $V_{BE}$  はベース・エミッタ間電圧である。通常ベース・エミッタ間電圧  $V_{BE}$  は一定であり、約 0.6～0.7 V となる。さらに、エミッタ電流  $I_E$  は次式のようなになる。

【0008】

$$I_E = V_E / R_E \quad \cdots (3)$$

ベース電流  $I_B$  はコレクタ電流  $I_C$  およびエミッタ電流  $I_E$  に比べて非常に小さい値となり、通常、コレクタ電流  $I_C$  およびエミッタ電流  $I_E$  の 1/100 程度である。そのため、 $I_E = I_C$  と近似できる。したがって、次式 (4) が成立する。

【0009】

$$V_C = V_{CC} - I_C \cdot R_C \quad \cdots (4)$$

図 18 の増幅器において、 $V_{CC} = 15$  [V]、 $V_{BE} = 0.6$  [V]、 $R_1 = 100$  [k $\Omega$ ]、 $R_2 = 12$  [k $\Omega$ ]、 $R_E = 1$  [k $\Omega$ ]、 $R_C = 10$  [k $\Omega$ ] とすれば、トランジスタ 200 の直流バイアス点は、 $V_B = 1.6$  [V]、 $V_E = 1.0$  [V]、 $I_E = I_C = 1.0$  [mA]、 $V_C = 5$  [V] となる。

【0010】

次に、図 18 の増幅器の電圧利得について考察する。トランジスタ 200 のエミッタ側に挿入されたコンデンサ 18 の容量値  $C_E$  が大きく、そのインピーダンスが十分に小さいとすれば、増幅器の低周波領域での電圧利得  $A_V$  は次式で表される。

【0011】

$$A_V = R_C / R_X \quad \cdots (5)$$

ここで、 $R_X$  は並列接続された抵抗 14、15 からなる合成抵抗値であり、次式のようなになる。

【0012】

$$R_X = R_E \cdot R_{EE} / (R_E + R_{EE})$$

上式 (5) から増幅器の低周波領域での電圧利得  $A_V$  は、抵抗 13 の抵抗値  $R$

C と、並列接続された抵抗 14, 15 の合成抵抗値  $R_X$  との比により決定され、直流バイアス点の値によらない。上記のバイアス条件では、直流時の電圧利得  $A_V$  は 10 であるが、例えば抵抗 15 の抵抗値  $R_{EE}$  を  $1\text{ k}\Omega$  とすれば、低周波領域での電圧利得  $A_V$  は 20 となる。

【0013】

【発明が解決しようとする課題】

しかしながら、上記の増幅器において、低周波領域での電圧利得  $A_V$  の低下を抑えるためには、大きな容量値  $C_E$  を有するコンデンサ 18 を用いる必要がある。そのため、図 18 の増幅器を集積回路により構成する場合、コンデンサ 18 として単位面積当たりの容量値が比較的高い MIM（金属－絶縁体－金属）構造のコンデンサを用いても、占有面積が大きくなり、小型化を図れない。

【0014】

また、実際の増幅器では、ミラー効果が発生することにより、高周波領域での利得が低下する。ここで、ミラー効果とは、増幅器の入力端子および出力端子にコンデンサが接続された場合、その容量値が小さい場合でも、入力側から見れば大きな容量値を有するコンデンサが接続されていることと等価になるという現象である。

【0015】

通常、バイポーラトランジスタには、ベース・コレクタ間に内部寄生容量が存在し、この内部寄生容量の容量値がミラー効果により増大することになる。そして、ベース寄生抵抗等のトランジスタの内部抵抗と、ミラー効果により等価的に増大した内部寄生容量とがローパスフィルタを形成し、高周波領域での利得を低下させる等の悪影響を与える。

【0016】

ここで、図 18 の増幅器におけるミラー効果の影響を説明する。図 19 はトランジスタをハイブリッド  $\pi$  型等価回路で表した場合の増幅器の等価回路図である。また、図 20 はミラー効果を考慮した場合の増幅器の等価回路図である。

【0017】

図 19 および図 20 において、 $r_b$ 、 $r_\pi$  はトランジスタ 200 の内部寄生抵

抗で表し、 $C_{\pi}$  および  $C_C$  はトランジスタ 200 の内部寄生容量を表す。ベース・コレクタ間の内部寄生容量  $C_C$  は、ミラー効果により  $(A_V + 1)$  倍された容量値となる。これにより、増幅器の電圧利得の周波数特性  $A_V(f)$  は近似的に次式で表される。

【0018】

$$A_V(f) = A_V / (1 + j\omega C_T r_T) \quad \dots (6)$$

ここで、 $f$  は周波数、 $\omega$  は角周波数である。また、上式 (6) の  $C_T$  および  $r_T$  は次式で表される。

【0019】

$$C_T = C_{\pi} + C_C (1 + g_m R_L) = C_{\pi} + (1 + A_V) \cdot C_C$$

$$r_T = r_b \cdot r_{\pi} / (r_b + r_{\pi})$$

ここで、 $g_m$  はトランジスタ 200 の相互インダクタンスである。また、低周波領域での電圧利得  $A_V$  に比べて 3 dB ( $= 1/\sqrt{2}$ ) に低下する周波数  $f_C$  は次式 (7) で与えられる。

【0020】

$$f_C = 1 / (2\pi C_T r_T) \quad \dots (7)$$

このように、広帯域増幅器の周波数特性は周波数  $f_C$  で制限されることが多い。上式 (7) を用いて上式 (6) を書き換えると次式のようなになる。

【0021】

$$|A_V(f)| = A_V / \{1 + (f/f_C)^2\} \quad \dots (8)$$

上式 (8) から、周波数が高くなると電圧利得が低下する。この高周波領域での利得の低下をコンデンサ 18 の容量値  $C_E$  を調整することにより補償すると、低周波領域での利得が低下するという問題がある。

【0022】

一方、負帰還増幅器は増幅部および帰還部からなる。一般に、帰還部には周波数依存性のない抵抗が用いられ、増幅部はトランジスタ等からなり、周波数依存性を有している。負帰還増幅器の利得  $G$  は次式で表される。

【0023】

$$G = A / (1 - A \cdot \beta)$$

ここで、 $A$ は開ループ利得（増幅部単体の利得）であり、 $\beta$ は帰還率である。周波数が増大して開ループ利得 $A$ が低下すると、負帰還増幅器全体の利得 $G$ が低下する。そのため、広帯域増幅器等では、上限周波数が制限されることになる。

【0024】

これを解決するためには、例えば、容量、インダクタンスおよび抵抗により帰還部を構成することにより、周波数の増大に伴って帰還量を減少させる方法がある。しかしながら、このような誘導性または容量性の素子を用いると、周波数によって帰還信号の位相が変化するために、帰還部が特定の周波数で正帰還状態となり、増幅器の安定性を損なう等の問題が生じる。

【0025】

本発明の目的は、小さな占有面積で、かつ低周波領域での特性を低下させずに、高周波領域での特性を制御することができる高周波回路を提供することである。

【0026】

本発明の他の目的は、占有面積の大きなコンデンサを用いることなく、かつ低周波領域での利得を低下させずに、高周波領域での利得を制御することができる高周波回路を提供することである。

【0027】

本発明のさらに他の目的は、安定性を損なうことなく周波数特性が向上された高周波回路を提供することである。

【0028】

【課題を解決するための手段および発明の効果】

本発明に係る高周波回路は、入力信号を受ける第1の端子を有しかつ第2の端子および第3の端子を有するトランジスタと、トランジスタの第2の端子に接続される第1の回路と、トランジスタの第3の端子に接続される第2の回路とを備え、第1および第2の回路の少なくとも一方が1または複数の薄膜抵抗を含むものである。

【0029】

薄膜抵抗は、比較的膜厚が薄く、周波数が高くなると表皮効果により抵抗値が

増大するという特性を有する。ここで、表皮効果とは、導体または抵抗体に高周波電流が流れる場合に、その高周波電流が表面部分に集中して流れる現象をいう。この表皮効果を表す指標に表皮深さがある。表皮深さ $\delta$ は次式で表される。

【0030】

【数1】

$$\delta = \sqrt{\frac{1}{\pi \mu_0 \sigma f}} \quad \dots (9)$$

【0031】

ここで、 $\mu_0$  は真空中の透磁率 ( $= 4\pi \times 10^{-7}$ ) であり、 $\sigma$  は薄膜抵抗の材料の導電率、 $\rho$  は薄膜抵抗の材料の抵抗率である。

【0032】

例えば、薄膜抵抗をAu（金）により形成した場合、周波数20GHzでの表皮深さ $\delta$ は約1 $\mu$ mとなる。ある特定の周波数における薄膜抵抗の抵抗値は膜厚が大きくなるにしたがって減少し、表皮深さの約3倍の膜厚でほぼ飽和する。すなわち、薄膜抵抗の膜厚を表皮深さ程度に設定すれば、周波数によって抵抗値が変化する抵抗が実現できる。薄膜抵抗の表面抵抗は次式で表される。

【0033】

【数2】

$$R_s(f) = \frac{\sqrt{\pi \mu_0 \sigma f} \times \rho}{1 - \exp(-t \sqrt{\pi \mu_0 \sigma f})} \quad \dots (10)$$

【0034】

ここで、 $t$  は薄膜抵抗の膜厚である。上式(10)から、薄膜抵抗の表面抵抗は材料に特有な導電率 $\sigma$ および膜厚 $t$ をパラメータとする周波数依存性を有する。

【0035】

本発明に係る高周波回路においては、トランジスタの第2の端子に接続される

第1の回路およびトランジスタの第3の端子に接続される第2の回路のうち少なくとも一方が1または複数の薄膜抵抗を含む。それにより、第1および第2の回路の少なくとも一方の特性が周波数に依存する。したがって、小さな占有面積で、かつ低周波領域での特性を低下させずに、高周波領域での特性を制御することができる。

【0036】

第1の回路は、トランジスタの第2の端子と電源電圧を受ける電源端子との間に接続され、第2の回路は、トランジスタの第3の端子と接地電位を受ける接地端子との間に接続されてもよい。

【0037】

この場合、トランジスタの第2の端子と電源端子との間に接続される第1の回路およびトランジスタの第3の端子と接地端子との間に接続される第2の回路のうち少なくとも一方が1または複数の薄膜抵抗を含む。それにより、第1および第2の回路の少なくとも一方の抵抗値が周波数依存性を有する。その結果、高周波領域でのトランジスタの利得が周波数に依存する。したがって、占有面積の大きなコンデンサを用いることなく、かつ低周波領域での利得を低下させずに、高周波領域での利得を制御することができる。

【0038】

第1および第2の回路の少なくとも一方は、1または複数の薄膜抵抗と周波数依存性を有さない1または複数の抵抗との直列接続を含んでもよい。

【0039】

この場合、薄膜抵抗と周波数依存性を有さない抵抗との組み合わせにより任意の周波数特性を得ることができる。

【0040】

第1および第2の回路の少なくとも一方は、1または複数の薄膜抵抗と周波数依存性を有さない1または複数の抵抗との並列接続を含んでもよい。

【0041】

この場合、薄膜抵抗と周波数依存性を有さない抵抗との組み合わせにより任意の周波数特性を得ることができる。

## 【 0 0 4 2 】

第 1 の回路は、トランジスタの第 2 の端子の信号を第 1 の端子に帰還させる帰還回路を有し、帰還回路は、1 または複数の薄膜抵抗を含んでもよい。

## 【 0 0 4 3 】

この場合、トランジスタの第 2 の端子の信号を第 1 の端子に帰還させる帰還回路が 1 または複数の薄膜抵抗を含む。それにより、帰還回路の帰還信号の位相を変化させることなく、帰還回路の帰還率の周波数特性を制御することができる。したがって、安定性を損なうことなく高周波特性を向上させることができる。

## 【 0 0 4 4 】

高周波回路は、1 または複数の他のトランジスタをさらに備え、帰還回路は、1 または複数の他のトランジスタを介して第 2 の端子の信号を第 1 の端子に帰還させてもよい。

## 【 0 0 4 5 】

この場合、複数段のトランジスタにより構成される帰還型増幅器において、安定性を損なうことなく高周波特性を向上させることができる。

## 【 0 0 4 6 】

帰還回路は、第 2 の端子の電圧信号の一部を第 1 の端子に直列に印加する帰還経路を有し、帰還経路は、1 または複数の薄膜抵抗と周波数依存性を有さない 1 または複数の抵抗と含んでもよい。

## 【 0 0 4 7 】

この場合、電圧一直列型帰還増幅器において、安定性を損なうことなく高周波特性を向上させることができる。

## 【 0 0 4 8 】

帰還回路は、第 2 の端子の電流信号の一部を電圧信号に変換する変換部と、変換部により得られた電圧信号を第 1 の端子に直列に印加する印加部とを含む帰還経路を有し、帰還経路は、1 または複数の薄膜抵抗と周波数依存性を有さない 1 または複数の抵抗とを含んでもよい。

## 【 0 0 4 9 】

この場合、電流一直列型帰還増幅器において、安定性を損なうことなく高周波

特性を向上させることができる。

【0050】

帰還回路は、第2の端子の電圧信号を電流信号に変換する変換部と、変換部により得られた電流信号を第1の端子に並列に印加する印加部とを含む帰還経路を有し、帰還経路は、1または複数の薄膜抵抗と周波数依存性を有さない1または複数の抵抗とを含んでもよい。

【0051】

この場合、電圧-並列型帰還増幅器において、安定性を損なうことなく高周波特性を向上させることができる。

【0052】

帰還回路は、第2の端子の電流信号の一部を第1の端子に並列に印加する帰還経路を有し、帰還経路は、1または複数の薄膜抵抗と周波数依存性を有さない1または複数の抵抗とを含んでもよい。

【0053】

この場合、電流-並列型帰還増幅器において、安定性を損なうことなく高周波特性を向上させることができる。

【0054】

帰還回路は、第2の端子の電圧信号の一部を第1の端子に直列に印加する第1の帰還経路と、第2の端子の電流信号の一部を第1の端子に並列に印加する第2の帰還経路とを有し、第1の帰還経路および第2の帰還経路の各々は、1または複数の薄膜抵抗と周波数依存性を有さない1または複数の抵抗とを含んでもよい。

【0055】

この場合、電圧-直列型および電流-並列型を複合した帰還増幅器において、安定性を損なうことなく高周波特性を向上させることができる。

【0056】

1または複数の薄膜抵抗は、所定の周波数での表皮深さの3倍よりも小さい膜厚を有してもよい。この場合、表皮効果により薄膜抵抗の抵抗値が周波数に依存する。それにより、所定の周波数での利得を制御することができる。

【0057】

1または複数の薄膜抵抗は、所定の周波数での表皮深さ以下の膜厚を有してもよい。この場合、薄膜抵抗の抵抗値が顕著な周波数依存性を有するので、所定の周波数での利得を十分に制御することができる。

【0058】

トランジスタは、バイポーラトランジスタであってもよい。また、トランジスタは、電界効果トランジスタであってもよい。

【0059】

1または複数の薄膜抵抗は、金属または金属化合物の薄膜からなってもよい。また、周波数依存性を有さない1または複数の抵抗は、半導体からなってもよい。

【0060】

【発明の実施の形態】

以下、本発明に係る高周波回路の一例として広帯域増幅器について説明する。

【0061】

(1) 第1の実施の形態

図1は本発明の第1の実施の形態におけるエミッタ接地型広帯域増幅器の回路図である。

【0062】

図1の増幅器は、NPN型バイポーラトランジスタ（以下、トランジスタと略記する）100、抵抗1、2、第1の回路3、第2の回路4およびコンデンサ5、6により構成される。本実施の形態では、第1の回路3が電圧利得の周波数特性を補償する補償回路として働く。

【0063】

抵抗1、2は、周波数依存性をほとんど無視できる半導体抵抗等により形成される。第1の回路3は、周波数依存性を有する薄膜抵抗30により構成される。また、第2の回路4は、周波数依存性をほとんど無視できる半導体抵抗40により構成される。薄膜抵抗30は、例えば金属または金属化合物の薄膜からなる。また、半導体抵抗40は、例えば、半導体に不純物をイオン注入することにより

形成される。

【0064】

トランジスタ100のベースはノードN1に接続され、ノードN1はコンデンサ5を介して入力端子NIに接続されている。抵抗1は電源電圧 $V_{cc}$ を受ける電源端子とノードN1との間に接続され、抵抗2はノードN1と接地端子との間に接続されている。トランジスタ100のコレクタは、第1の回路3を介して電源端子に接続され、かつコンデンサ6を介して出力端子NOに接続されている。トランジスタ100のエミッタは、第2の回路4を介して接地端子に接続されている。入力端子NIには入力信号が与えられ、出力端子NOからは増幅された出力信号が出力される。

【0065】

図1の増幅器においては、トランジスタ100の直流バイアス点は、電源電圧 $V_{cc}$ 、抵抗1の抵抗値 $R_1$ 、抵抗2の抵抗値 $R_2$ 、第2の回路4の半導体抵抗40の抵抗値 $R_E$ および第1の回路3の薄膜抵抗30の直流時の抵抗値 $R_{S0}$ で決まる。薄膜抵抗30の直流時の抵抗値 $R_{S0}$ は次式で表される。

【0066】

$$R_{S0} = L / (W \cdot t \cdot \sigma) \quad \cdots (11)$$

ここで、 $\sigma$ は薄膜抵抗30の材料の導電率、 $L$ は薄膜抵抗30の長さ、 $W$ は薄膜抵抗30の幅、 $t$ は薄膜抵抗30の膜厚である。このように、薄膜抵抗30の直流時の抵抗値 $R_{S0}$ は、薄膜抵抗30の材料（導電率 $\sigma$ ）および形状（長さ $L$ 、幅 $W$ および膜厚 $t$ ）で与えられる。上記の抵抗値 $R_1$ 、 $R_2$ 、 $R_E$ 、 $R_{S0}$ を用いて直流バイアスを決定する。

【0067】

また、高周波領域での電圧利得 $A_V(f)$ は次式で表される（IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES, VOL37, NO.10, OCTOBER 1989, pp.241-247参照）。

【0068】

【数 3】

$$A_v(f) = \frac{RN_1(f)}{RN_2(f)} = \frac{R_s(f)}{R_E}$$

$$= \frac{\sqrt{\pi \mu_0 \sigma f} \rho / \left( 1 - \exp(-t \sqrt{\pi \mu_0 \sigma f}) \right)}{R_E} \times \frac{L}{W}$$

・・・ (12)

【0069】

ここで、 $RN_1(f)$  は第1の回路3を構成する抵抗の合成抵抗値であり、 $RN_2(f)$  は第2の回路4を構成する抵抗の合成抵抗値である。本実施の形態では、第1の回路3の合成抵抗値 $RN_1(f)$  は薄膜抵抗30の抵抗値 $R_s(f)$  となり、第2の回路4の合成抵抗値 $RN_2(f)$  は半導体抵抗40の抵抗値 $R_E$  となる。 $f$  は周波数であり、 $\mu_0$  は真空中の透磁率 ( $=4\pi \times 10^{-7}$ ) であり、 $\sigma$  は薄膜抵抗30の材料の導電率、 $\rho$  は薄膜抵抗30の材料の抵抗率である。

【0070】

上式 (12) から増幅器の電圧利得 $A_v(f)$  は、薄膜抵抗30の材料 (導電率 $\sigma$ ) および形状 (長さ $L$ 、幅 $W$ および膜厚 $t$ ) に依存することがわかる。したがって、薄膜抵抗30の材料および形状を変更することにより所望の電圧利得 $A_v(f)$  を得ることができる。

【0071】

ある特定の周波数での電圧利得 $A_v(f)$  の低下を補償する場合には、薄膜抵抗30の膜厚をその周波数での表皮深さの3倍よりも小さく設定する。好ましくは、薄膜抵抗30の膜厚を補償すべき周波数での表皮深さ以下に設定する。それにより、その周波数での電圧利得 $A_v(f)$  の低下を補償することができる。

【0072】

図2は薄膜抵抗30の抵抗値の周波数依存性の一例を示す図である。本例では、薄膜抵抗30の材料として、安定性に優れたTa (タンタル) 系の $Ta_2N$  (窒化タンタル) を用いた。 $Ta_2N$  の抵抗率 $\rho$  は $250 \times 10^{-6} \Omega \text{cm}$  である。

薄膜抵抗 30 の膜厚  $t$  は  $0.5 \mu\text{m}$ 、幅  $W$  は  $1 \mu\text{m}$ 、長さ  $L$  は  $2000 \mu\text{m}$  である。

【0073】

図 2 に示すように、薄膜抵抗 30 の抵抗値は、 $1\text{MHz}$  で約  $10\text{k}\Omega$  となり、 $1\text{GHz}$  で約  $11\text{k}\Omega$  となり、 $10\text{GHz}$  で約  $13.4\text{k}\Omega$  に変化する。

【0074】

図 3 は第 1 の実施の形態の増幅器における電圧利得の周波数特性を示す図である。図 3 において、実線は本実施の形態の増幅器における電圧利得の周波数依存性を示し、破線は図 1 の増幅器において薄膜抵抗 30 からなる第 1 の回路 3 の代わりに周波数依存性を有さない通常の抵抗を用いた場合の電圧利得の周波数依存性を示す。この場合の高域遮断周波数  $f_c$  は  $5\text{GHz}$  である。

【0075】

第 1 の回路 3 の薄膜抵抗 30 の抵抗値  $R_S(f)$  は図 2 の周波数依存性を有する。第 2 の回路 4 の半導体抵抗 40 の抵抗値  $R_E$  は  $1\text{k}\Omega$  とした。

【0076】

図 3 に示すように、図 1 のトランジスタ 100 のコレクタと電源端子との間に通常の抵抗を用いた場合には、 $1\text{GHz}$  以上の高周波領域でミラー効果により電圧利得が低下している。これに対して、トランジスタ 100 のコレクタと電源端子との間に薄膜抵抗 30 からなる第 1 の回路 3 を用いた場合には、 $1\text{GHz}$  以上の高周波領域での利得の低下が改善されている。

【0077】

このように本実施の形態の増幅器においては、第 1 の回路 3 を薄膜抵抗 30 により構成することにより、集積回路上で占有面積が大きくかつプロセスが複雑な MIM 構造のコンデンサを用いることなく、かつ低周波領域での電圧利得を低下させずに、電圧利得の周波数特性を制御することが可能となる。

【0078】

この場合、電圧利得の周波数特性は、薄膜抵抗 30 の材料および形状により決定される。したがって、薄膜抵抗 30 の材料および形状を変更することにより、特定の周波数において所望の電圧利得を設定することができる。

【 0 0 7 9 】

## ( 2 ) 第 2 の実施の形態

次に、本発明の第 2 の実施の形態におけるエミッタ接地型広帯域増幅器について説明する。第 2 の実施の形態の増幅器が図 1 の増幅器と異なるのは、第 1 の回路 3 が図 4 ( a ) に示すように 1 つの薄膜抵抗 3 1 と 1 つの半導体抵抗 3 2 との直列接続により構成されている点である。半導体抵抗 3 2 は、周波数依存性をほとんど有さない。本実施の形態の増幅器の他の部分の構成は、図 1 に示した増幅器の構成と同様である。

【 0 0 8 0 】

本実施の形態では、上式 ( 1 2 ) 中の第 1 の回路 3 の合成抵抗値  $R_{N_1} (f)$  は次式で表される。

【 0 0 8 1 】

$$R_{N_1} (f) = R_S (f) + R \quad \cdots (13)$$

ここで、 $R_S (f)$  は薄膜抵抗 3 1 の抵抗値であり、 $R$  は半導体抵抗 3 2 の抵抗値である。

【 0 0 8 2 】

図 5 は第 2 の実施の形態の増幅器における電圧利得の周波数特性を示す図である。図 5 において、実線は本実施の形態の増幅器における電圧利得の周波数依存性を示し、破線は図 1 の増幅器の第 1 の回路 3 の代わりに周波数依存性を有さない通常の抵抗を用いた場合の電圧利得の周波数依存性を示す。この場合の高域遮断周波数は 5 GHz である。

【 0 0 8 3 】

ここでは、薄膜抵抗 3 1 の材料は  $Ta_2N$  とした。この場合、 $Ta_2N$  の抵抗率  $\rho$  は  $250 \times 10^{-6} \Omega \text{ cm}$  である。薄膜抵抗 3 1 の膜厚  $t$  を  $0.5 \mu\text{m}$  とし、幅  $W$  を  $1 \mu\text{m}$  とし、長さ  $L$  を  $1000 \mu\text{m}$  とした。また、半導体抵抗 3 2 の抵抗値  $R$  を  $5 \text{ k}\Omega$  とした。さらに、第 2 の回路 4 の半導体抵抗 4 0 の抵抗値  $R_E$  を  $1 \text{ k}\Omega$  とした。

【 0 0 8 4 】

図 5 に示すように、トランジスタ 1 0 0 のコレクタと電極端子との間に図 4 (

a) の薄膜抵抗 3 1 と半導体抵抗 3 2 との直列接続からなる第 1 の回路 3 を用いた場合には、通常の抵抗を用いた場合に比べて 1 G H z 以上の高周波領域で電圧利得の低下が改善されている。

【 0 0 8 5 】

このように、本実施の形態の増幅器においては、第 1 の回路 3 を薄膜抵抗 3 1 と半導体抵抗 3 2 との直列接続により構成することにより、集積回路上で占有面積が大きくかつプロセスが複雑な M I M 構造のコンデンサを用いることなく、かつ低周波領域での電圧利得を低下させずに、電圧利得の周波数特性を制御することが可能となる。

【 0 0 8 6 】

この場合、電圧利得の周波数特性は、薄膜抵抗 3 1 の材料および形状により決定される。したがって、薄膜抵抗 3 1 の材料および形状を変更することにより、特定の周波数において所望の電圧利得を設定することができる。

【 0 0 8 7 】

なお、本実施の形態の増幅器において、第 1 の回路 3 を図 4 ( b ) に示すように複数の薄膜抵抗 3 3 , 3 4 の直列接続により構成してもよい。また、本実施の形態の増幅器において、第 1 の回路 3 を図 4 ( c ) に示すように複数の薄膜抵抗 3 5 , 3 6 と複数の半導体抵抗 3 7 , 3 8 との直列接続により構成してもよい。

【 0 0 8 8 】

さらに、図 4 ( a ) の半導体抵抗 3 2 または図 4 ( c ) の半導体抵抗 3 7 , 3 8 の代わりに周波数依存性をほとんど有さない他の抵抗を用いてもよい。

【 0 0 8 9 】

このように、1 または複数の薄膜抵抗と周波数依存性をほとんど有さない 1 または複数の抵抗とを任意に直列接続することにより、増幅器において種々の周波数特性を得ることができる。

【 0 0 9 0 】

### ( 3 ) 第 3 の実施の形態

次に、本発明の第 3 の実施の形態におけるエミッタ接地型広帯域増幅器について説明する。第 3 の実施の形態の増幅器が図 1 の増幅器と異なるのは、第 1 の回

路 3 が図 6 (a) に示すように薄膜抵抗 3 1 と半導体抵抗 3 2 との並列接続により構成されている点である。半導体抵抗 3 2 は、周波数依存性をほとんど有さない。本実施の形態の増幅器の他の部分の構成は、図 1 に示した増幅器の構成と同様である。

【0091】

本実施の形態では、上式 (12) 中の第 1 の回路 3 の合成抵抗値  $R_{N_1}(f)$  は次式で表される。

【0092】

$$R_{N_1} = R_S(f) \times R / \{R_S(f) + R\} \quad \dots (14)$$

ここで、 $R_S(f)$  は薄膜抵抗 3 1 の抵抗値であり、 $R$  は半導体抵抗 3 2 の抵抗値である。

【0093】

図 7 は本実施の形態の増幅器における電圧利得の周波数特性を示す図である。図 7 において、実線は本実施の形態の増幅器における電圧利得の周波数依存性を示し、破線は図 1 の増幅器の第 1 の回路 3 の代わりに周波数依存性を有さない通常の抵抗を用いた場合の電圧利得の周波数依存性を示す。この場合の高域遮断周波数は 5 GHz である。

【0094】

ここでは、薄膜抵抗 3 1 の材料を  $Ta_2N$  とした。この場合、 $Ta_2N$  の抵抗率  $\rho$  は  $250 \times 10^{-6} \Omega \text{cm}$  である。薄膜抵抗 3 1 の膜厚  $t$  を  $0.5 \mu\text{m}$  とし、幅  $W$  を  $1 \mu\text{m}$  とし、長さ  $L$  を  $4000 \mu\text{m}$  とした。また、半導体抵抗 3 2 の抵抗値  $R$  を  $20 \text{k}\Omega$  とした。さらに、第 2 の回路 4 の半導体抵抗 4 0 の抵抗値  $R_E$  を  $1 \text{k}\Omega$  とした。

【0095】

図 7 に示すように、トランジスタ 1 0 0 のコレクタと電源端子との間に薄膜抵抗 3 1 と半導体抵抗 3 2 との並列接続からなる第 1 の回路 3 を用いた場合には、通常の抵抗を用いた場合に比べて 1 GHz 以上の高周波領域での電圧利得の低下が改善されている。

【0096】

このように、本実施の形態の増幅器においては、第 1 の回路 3 を薄膜抵抗 3 1 と半導体抵抗 3 2 との並列接続により構成することにより、集積回路上で占有面積が大きくかつプロセスが複雑な MIM 構造のコンデンサを用いることなく、かつ低周波領域での電圧利得を低下させずに、電圧利得の周波数特性を制御することが可能となる。

【0097】

この場合、電圧利得の周波数特性は、薄膜抵抗 3 1 の材料および形状により決定される。したがって、薄膜抵抗 3 1 の材料および形状を変更することにより、特定の周波数において所望の電圧利得を設定することができる。

【0098】

なお、本実施の形態の増幅器において、第 1 の回路 3 を図 6 (b) に示すように複数の薄膜抵抗 3 3, 3 4 の並列接続により構成してもよい。また、本実施の形態の増幅器において、第 1 の回路 3 を図 6 (c) に示すように複数の薄膜抵抗 3 5, 3 6 と複数の半導体抵抗 3 7, 3 8 との並列接続により構成してもよい。

【0099】

さらに、図 6 (a) の半導体抵抗 3 2 または図 6 (c) の半導体抵抗 3 7, 3 8 の代わりに周波数依存性をほとんど有さない他の抵抗を用いてもよい。

【0100】

このように、1 または複数の薄膜抵抗と周波数依存性をほとんど有さない 1 または複数の抵抗とを任意に並列接続することにより、増幅器において種々の周波数特性を得ることができる。

【0101】

#### (4) 他の構成例

上記第 2 および第 3 の実施の形態では、第 1 の回路 3 が薄膜抵抗と半導体抵抗との直列接続または薄膜抵抗と半導体抵抗との並列接続により構成されているが、第 1 の回路 3 の構成は、上記実施の形態の構成に限定されず、少なくとも 1 つの薄膜抵抗を含む他の回路構成を用いてもよい。

【0102】

また、上記第 1、第 2 および第 3 の実施の形態では、第 1 の回路 3 が少なくと

も1つの薄膜抵抗により構成されているが、第2の回路4を第1の実施の形態の第1の回路3と同様に1つの薄膜抵抗により構成してもよく、第2の実施の形態の第1の回路3と同様に薄膜抵抗と半導体抵抗との直列接続により構成してもよく、第3の実施の形態の第1の回路3と同様に薄膜抵抗と半導体抵抗との並列接続により構成してもよい。

【0103】

さらに、第1の回路3または第4の回路4を1または複数の薄膜抵抗と1または複数の半導体抵抗との直列接続および並列接続の組み合わせにより構成してもよい。

【0104】

また、第1の回路3および第2の回路4の両方を少なくとも1つの薄膜抵抗により構成してもよい。

【0105】

例えば、上式(7)に示した周波数 $f_c$ においてトランジスタ100のコレクタと電源端子との間の抵抗値を第1の回路3により $\sqrt{2}$ 倍にし、またはトランジスタ100のエミッタと接地端子との間の抵抗値を第2の回路4により $1/\sqrt{2}$ 倍に設定することにより、3dBの電圧利得の低下を補償することができる。

【0106】

1または複数の薄膜抵抗および1または複数の半導体抵抗を任意に組み合わせることにより、周波数特性が複雑に制御された増幅器を実現することもできる。

【0107】

また、上記第1、第2および第3の実施の形態では、第1の回路3を薄膜抵抗により構成することにより、高周波領域での電圧利得の低下を補償しているが、薄膜抵抗を用いることにより所望の周波数での電圧利得を低下させることも可能である。

【0108】

さらに、上記第1、第2および第3の実施の形態では、本発明をエミッタ接地型広帯域増幅器に適用した場合について説明したが、本発明は増幅器に限らず種々の高周波回路に適用することができる。その場合、高周波回路の周波数特性を

制御することができる。

【0109】

(5) 第4の実施の形態

次に、本発明の第4の実施の形態における負帰還増幅器について説明する。図8は本発明の第4の実施の形態における負帰還増幅器の原理図である。

【0110】

図8に示すように、負帰還増幅器は、増幅部101、帰還部102および加算部103により構成される。ここで、開ループ利得をAとし、帰還部102の帰還率を $\beta$ とする。また、カットオフ周波数を $f_c$ とする。直流時の開ループ利得を $A_0$ とし、信号周波数を $f$ とすると、開ループ利得Aの周波数依存性 $A(f)$ は次式で表される。

【0111】

【数4】

$$|A(f)| = \frac{A_0}{\sqrt{1 + (f/f_c)^2}} \quad \dots (15)$$

【0112】

上式(15)は、信号周波数 $f$ がカットオフ周波数 $f_c$ と等しくなると、開ループ利得Aが $\sqrt{1/2}$ になることを表している。

【0113】

また、ループ利得(帰還増幅器の利得) $G(f)$ は、周波数依存性を考慮すると、次式で表される。

【0114】

$$G(f) = A(f) / \{1 - A(f) \cdot \beta(f)\} \quad \dots (16)$$

従来の負帰還増幅器では、帰還部に周波数依存性のない抵抗が用いられ、帰還率は周波数に関して一定となっている。これに対して、本実施の形態の負帰還増幅器では、帰還部102に周波数依存性を有する薄膜抵抗を用いることにより、周波数特性が改善される。

【0115】

帰還部には2つの抵抗を用いる電圧帰還型および電流帰還型が代表的であり、その帰還率は次式で表される。

【0116】

$$\beta = R / (R + R_F) \cong R / R_F \quad \cdots (17)$$

$$R \ll R_F \quad \cdots (18)$$

ここで、 $R$ および $R_F$ は2つの抵抗の抵抗値である。帰還部102の1つの抵抗として薄膜抵抗を用いた場合には、帰還率 $\beta(f)$ は次式で表され、薄膜抵抗の材料および形状に依存した周波数特性を有する。

【0117】

【数5】

$$\beta(f) = \frac{R}{R_F} = \frac{R}{R_S(f)} = \frac{R}{\frac{\rho}{\delta \left[ 1 - \exp\left(-\frac{t}{\delta}\right) \right]} \times \frac{L}{W}} \quad \cdots (19)$$

【0118】

上式(19)において、 $R_S(f)$ は薄膜抵抗の表面抵抗を表す。 $\sigma$ は薄膜抵抗の材料の導電率、 $\rho$ は薄膜抵抗の材料の抵抗率である。 $L$ は薄膜抵抗の長さ、 $W$ は薄膜抵抗の幅、 $t$ は薄膜抵抗の膜厚である。このように、帰還率 $\beta(f)$ は、薄膜抵抗の材料(導電率 $\sigma$ および抵抗率 $\rho$ )および形状(長さ $L$ 、幅 $W$ および膜厚 $t$ )に依存する。したがって、薄膜抵抗の材料および形状を調整することにより、所望の帰還率を得ることができる。

【0119】

図9は帰還部102の薄膜抵抗における表面抵抗 $R_S(f)$ の周波数依存性を示す図である。本例では、薄膜抵抗の材料として、A1(アルミニウム)を用いている。A1の抵抗率 $\rho$ は $2.75 \times 10^{-6} \Omega \text{cm}$ である。薄膜抵抗の膜厚 $t$ は $0.1 \mu\text{m}$ 、 $0.5 \mu\text{m}$ および $1.0 \mu\text{m}$ であり、幅 $W$ は $1 \mu\text{m}$ 、長さ $L$ は $2000 \mu\text{m}$ である。

【0120】

図9に示すように、薄膜抵抗の金属膜の厚さが厚い程、表面抵抗 $R_S(f)$ の

周波数依存性が強くなる。それにより、A 1 は低抵抗に適していることがわかる。

#### 【0 1 2 1】

なお、高抵抗が必要な場合には、T i ( $\rho = 4 3 . 1 \times 1 0^{-6} \Omega \text{ cm}$ )、T a<sub>2</sub> N ( $\rho = 2 5 0 \times 1 0^{-6} \Omega \text{ cm}$ ) 等の抵抗率  $\rho$  の高い材料を用いればよい。

#### 【0 1 2 2】

図 1 0 は帰還部 1 0 2 の帰還率  $\beta$  の周波数依存性を示す図である。本例では、薄膜抵抗の材料として、A 1 を用いている。薄膜抵抗の膜厚  $t$  は  $0 . 5 \mu \text{ m}$  であり、幅  $W$  は  $1 \mu \text{ m}$ 、長さ  $L$  は  $2 0 0 0 \mu \text{ m}$  である。また、周波数依存性を有さない抵抗の抵抗値  $R$  は  $1 0 \Omega$  である。

#### 【0 1 2 3】

図 1 0 に示すように、周波数が高くなるにつれて帰還率が低下していることがわかる。

#### 【0 1 2 4】

図 1 1 は図 1 0 の周波数依存性を有する帰還部 1 0 2 を用いた図 8 の負帰還増幅器および帰還率一定の帰還部を用いた負帰還増幅器におけるループ利得  $G$  の周波数依存性を示す図である。開ループ利得は  $A = 1 0 0$  (カットオフ周波数  $f_c = 1 0 [\text{GHz}]$ ) である。実線は、図 1 0 の周波数依存性を有する帰還部 1 0 2 を用いた場合 (薄膜抵抗を用いた場合) を示し、破線は、帰還率一定の場合を示す。

#### 【0 1 2 5】

図 1 1 に示すように、図 1 0 の周波数依存性を有する帰還部 1 0 2 を用いた場合には、帰還率一定の帰還部を用いた場合に比べて  $5 \text{ GHz}$  以上の高周波領域で周波数特性が改善されていることがわかる。

#### 【0 1 2 6】

##### (6) 負帰還増幅器の具体例

以下、本実施の形態の負帰還増幅器の具体例を説明する。

#### 【0 1 2 7】

図 1 2 は本実施の形態における電圧一直列帰還型増幅器を示す回路図である。

図 1 2 の電圧一直列帰還型増幅器は、前段の F E T （電界効果トランジスタ）3 0 1、後段の F E T 3 0 2、帰還抵抗 3 1 1、ソース抵抗 3 1 2、ドレイン抵抗 3 1 3、3 1 4、コンデンサ C 1、C 3 および段間コンデンサ C 2 により構成される。

#### 【 0 1 2 8 】

F E T 3 0 1 のゲートはコンデンサ C 1 を介して入力端子 N I に接続され、ドレインはドレイン抵抗 3 1 3 を介して接地され、ソースはソース抵抗 3 1 2 を介して接地されている。F E T 3 0 1 のドレインと F E T 3 0 2 のゲートとの間に段間コンデンサ C 2 が接続されている。F E T 3 0 2 のソースは接地され、ドレインは帰還抵抗 3 1 1 を介して F E T 3 0 1 のソースに接続されかつドレイン抵抗 3 1 4 を介して接地されている。F E T 3 0 2 のドレインと出力端子 N O との間にコンデンサ C 3 が接続されている。なお、図 1 2 においては、バイアス回路の図示を省略している。

#### 【 0 1 2 9 】

帰還抵抗 3 1 1 およびソース抵抗 3 1 2 が帰還部を構成する。帰還抵抗 3 1 1 は、周波数依存性を有する薄膜抵抗により形成され、ソース抵抗 3 1 2 は、周波数依存性をほとんど無視できる半導体抵抗により形成される。帰還部の帰還率  $\beta$  は次式で表される。

#### 【 0 1 3 0 】

$$\beta = -R_S / (R_S + R_F) \quad \cdots (20)$$

ここで、 $R_S$  はソース抵抗 3 1 2 の抵抗値であり、 $R_F$  は帰還抵抗 3 1 1 の抵抗値である。

#### 【 0 1 3 1 】

また、図 1 2 の増幅器における開ループ利得 A は次式で表される。

$$A = g_m^2 R_{L1} R_{L2} / (1 + g_m R_S) \quad \cdots (21)$$

ここで、 $g_m$  は相互コンダクタンスであり、 $R_{L1}$  はドレイン抵抗 3 1 3 の抵抗値であり、 $R_{L2}$  はドレイン抵抗 3 1 4 の抵抗値である。

#### 【 0 1 3 2 】

帰還抵抗 3 1 1 の抵抗値  $R_F$  は数十  $\Omega$  ～数百  $\Omega$  に設定し、ソース抵抗 3 1 2 の

抵抗値  $R_S$  は数  $\Omega$  ～ 十数  $\Omega$  に設定することが好ましい。

【 0 1 3 3 】

図 1 2 の電圧－直列帰還型増幅器においては、帰還部の帰還抵抗 3 1 1 に薄膜抵抗を用いることにより、高周波領域で周波数特性が改善される。

【 0 1 3 4 】

図 1 3 は本実施の形態における電流－直列帰還型増幅器を示す回路図である。

図 1 3 の電流－直列帰還型増幅器は、バイポーラトランジスタ 3 0 4、コレクタ抵抗 3 2 1、帰還抵抗 3 2 2、抵抗 3 2 3、3 2 4 およびコンデンサ C 4、C 5 により構成される。

【 0 1 3 5 】

トランジスタ 3 0 4 のベースはコンデンサ C 4 を介して入力端子 N I に接続され、コレクタはコレクタ抵抗 3 2 1 を介して電源端子 V C に接続されている。この場合、トランジスタ 3 0 4 のコレクタは、高周波的に接地されている。トランジスタ 3 0 4 のエミッタは帰還抵抗 3 2 2 を介して接地されている。トランジスタ 3 0 4 のベースは抵抗 3 2 3 を介して電源端子 V C に接続されかつ抵抗 3 2 4 を介して接地されている。トランジスタ 3 0 4 のコレクタと出力端子 N O との間にコンデンサ C 5 が接続されている。

【 0 1 3 6 】

コレクタ抵抗 3 2 1 および帰還抵抗 3 2 2 が帰還部を構成する。コレクタ抵抗 3 2 1 は、周波数依存性を有する薄膜抵抗により形成され、帰還抵抗 3 2 2 は、周波数依存性をほとんど無視できる半導体抵抗により形成される。帰還部の帰還率  $\beta$  は次式で表される。

【 0 1 3 7 】

$$\beta = - (1 + h_{fe}) R_F / h_{fe} R_C \doteq - R_F / R_C \quad \cdots (22)$$

ここで、 $h_{fe}$  はエミッタ接地電流利得であり、 $R_C$  はコレクタ抵抗 3 2 1 の抵抗値であり、 $R_F$  は帰還抵抗 3 2 2 の抵抗値である。

【 0 1 3 8 】

また、図 1 3 の増幅器における開ループ利得  $A$  は次式で表される。

$$A = h_{fe} / \{ r_b + (1 + h_{fe}) \cdot r_e \} \quad \cdots (23)$$

ここで、 $r_b$  はトランジスタ 304 のベース内部抵抗であり、 $r_e$  はトランジスタ 304 のエミッタ内部抵抗である。

【0139】

コレクタ抵抗 321 の抵抗値  $R_C$  は数百  $\Omega$  ～数  $k\Omega$  程度に設定し、帰還抵抗 322 の抵抗値  $R_F$  は数  $\Omega$  ～数百  $\Omega$  に設定することが好ましい。

【0140】

図 13 の電流一直列帰還型増幅器においては、帰還部のコレクタ抵抗 321 に薄膜抵抗を用いることにより、高周波領域で周波数特性が改善される。

【0141】

図 14 は本実施の形態における電圧ー並列帰還型増幅器を示す回路図である。

図 14 の電圧ー並列帰還型増幅器は、バイポーラトランジスタ 305、帰還抵抗 331、コレクタ抵抗 332 およびコンデンサ  $C_6$ 、 $C_7$  により構成される。

【0142】

トランジスタ 305 のベースはコンデンサ  $C_6$  を介して入力端子  $N_I$  に接続され、コレクタはコレクタ抵抗 332 を介して電源端子  $V_C$  に接続されている。この場合、トランジスタ 305 のコレクタは、高周波的に接地されている。トランジスタ 305 のエミッタは接地されている。トランジスタ 305 のコレクタとベースとの間に帰還抵抗 331 が接続されている。トランジスタ 305 のコレクタと出力端子  $N_O$  との間にコンデンサ  $C_7$  が接続されている。

【0143】

帰還抵抗 331 およびコレクタ抵抗 332 が帰還部を構成する。帰還抵抗 331 は、周波数依存性を有する薄膜抵抗により形成され、コレクタ抵抗 332 は、周波数依存性をほとんど無視できる半導体抵抗により形成される。帰還部の帰還率  $\beta$  は次式で表される。

【0144】

$$\beta = -R_C / R_F \quad \dots (24)$$

ここで、 $R_F$  は帰還抵抗 331 の抵抗値であり、 $R_C$  はコレクタ抵抗 332 の抵抗値である。

【0145】

また、図14の増幅器における開ループ利得Aは次式で表される。

$$A = h_{fe} / \{ 1 + (1 + h_{fe}) \cdot R_C / R_F \} \quad \cdots (25)$$

ここで、 $h_{fe}$ はエミッタ接地電流利得である。この場合、帰還抵抗331の抵抗値 $R_F$ は数百 $\Omega$ ～数十k $\Omega$ に設定し、コレクタ抵抗332の抵抗値 $R_C$ は数十 $\Omega$ ～数k $\Omega$ 程度に設定することが好ましい。

#### 【0146】

図14の電圧-並列帰還型増幅器においては、帰還部の帰還抵抗331に薄膜抵抗を用いることにより、高周波領域で周波数特性が改善される。

#### 【0147】

図15は本実施の形態における電流-並列帰還型増幅器を示す回路図である。

図15の電流-並列帰還型増幅器は、FET306、帰還抵抗341、ドレイン抵抗342、ゲート抵抗343、ソース抵抗344およびコンデンサC8、C9により構成される。

#### 【0148】

FET306のゲートはコンデンサC8を介して入力端子NIに接続され、かつゲート抵抗343を介して接地されている。FET306のドレインはドレイン抵抗342を介して電源端子VCに接続されている。この場合、FET306のドレインは、高周波的に接地されている。FET306のソースはソース抵抗344を介して接地されている。FET306のドレインと出力端子NOとの間にコンデンサC9が接続されている。また、出力端子NOとFET306のゲートとの間に帰還抵抗341が接続されている。

#### 【0149】

帰還抵抗341および信号源インピーダンス $R_{in}$ が帰還部を構成する。帰還抵抗341は、周波数依存性を有する薄膜抵抗により形成される。帰還部の帰還率 $\beta$ は次式で表される。

#### 【0150】

$$\beta = R_{in} / R_F \quad \cdots (26)$$

ここで、 $R_F$ は帰還抵抗341の抵抗値であり、 $R_{in}$ は信号源インピーダンスである。

## 【 0 1 5 1 】

また、図 1 5 の増幅器における開ループ利得  $A$  は次式で表される。

$$A = g_m R_L / (r_d + R_L) \quad \cdots (27)$$

ここで、 $g_m$  は相互コンダクタンスであり、 $R_L$  はドレイン抵抗 3 4 2 の抵抗値であり、 $r_d$  はドレイン内部抵抗である。この場合、信号源インピーダンス  $R_{in}$  を  $50 \Omega$  とすると、帰還抵抗 3 4 1 の抵抗値  $R_F$  は数百  $\Omega$  ～ 数  $k \Omega$  程度に設定することが好ましい。

## 【 0 1 5 2 】

図 1 5 の電流－並列帰還型増幅器においては、帰還部の帰還抵抗 3 4 1 に薄膜抵抗を用いることにより、高周波領域で周波数特性が改善されている。

## 【 0 1 5 3 】

図 1 6 は本実施の形態における複合帰還型増幅器を示す回路図である。図 1 6 の複合帰還型増幅器は、電圧－直列帰還型および電流－並列帰還型を複合したものである。

## 【 0 1 5 4 】

図 1 6 の複合帰還型増幅器は、前段のバイポーラトランジスタ 3 0 7、後段のバイポーラトランジスタ 3 0 8、帰還抵抗 3 5 1、3 5 2、エミッタ抵抗 3 5 3、3 5 4、出力抵抗 3 5 5 およびコンデンサ  $C_{10}$ 、 $C_{11}$  により構成される。

## 【 0 1 5 5 】

前段のトランジスタ 3 0 7 のベースはコンデンサ  $C_{10}$  を介して入力端子  $N_I$  に接続され、コレクタは後段のトランジスタ 3 0 8 のベースに接続され、エミッタはエミッタ抵抗 3 5 3 を介して接地されている。後段のトランジスタ 3 0 8 のコレクタは帰還抵抗 3 5 1 を介して前段のトランジスタ 3 0 7 のエミッタに接続されている。後段のトランジスタ 3 0 8 のエミッタはエミッタ抵抗 3 5 4 を介して接地され、かつ帰還抵抗 3 5 2 を介して前段のトランジスタ 3 0 7 のベースに接続されている。トランジスタ 3 0 8 のコレクタと出力端子  $N_O$  との間にコンデンサ  $C_{11}$  が接続され、出力端子  $N_O$  は出力抵抗 3 5 5 を介して接地されている。なお、図 1 6 においては、バイアス回路の図示を省略している。

## 【 0 1 5 6 】

帰還抵抗 351 およびエミッタ抵抗 353 が第 1 の帰還部を構成し、帰還抵抗 352 および信号源インピーダンスが第 2 の帰還部を構成する。帰還抵抗 351、352 は、周波数依存性を有する薄膜抵抗により形成され、エミッタ抵抗 353 は、周波数依存性をほとんど無視できる半導体抵抗により形成される。

## 【0157】

図 16 の複合帰還型増幅器においては、帰還抵抗 351、352 にそれぞれ薄膜抵抗を用いることにより、高周波領域で周波数特性が改善される。

## 【0158】

図 17 は本実施の形態における電圧一直列帰還型増幅器を示す回路図である。

図 17 の電圧一直列帰還型増幅器は、3 段の FET 309、310、311、帰還抵抗 361、ソース抵抗 362、ドレイン抵抗 363、364、365、コンデンサ C12、C15 および段間コンデンサ C13、C14 により構成される。

## 【0159】

FET 309 のゲートはコンデンサ C12 を介して入力端子 NI に接続され、ソースはソース抵抗 362 を介して接地され、ドレインはドレイン抵抗 363 を介して接地されている。FET 310 のゲートは段間コンデンサ C13 を介して FET 309 のドレインに接続され、ソースは接地され、ドレインはドレイン抵抗 364 を介して接地されている。FET 311 のゲートは段間コンデンサ C14 を介して FET 310 のドレインに接続され、ソースは接地され、ドレインは帰還抵抗 361 を介して FET 309 のソースに接続されかつドレイン抵抗 365 を介して接地されている。FET 311 のドレインと出力端子 NO との間にコンデンサ C15 が接続されている。なお、図 17 においては、バイアス回路の図示を省略している。

## 【0160】

帰還抵抗 361 およびソース抵抗 362 が帰還部を構成する。帰還抵抗 361 は、周波数依存性を有する薄膜抵抗により形成され、ソース抵抗 362 は、周波数依存性をほとんど無視できる半導体抵抗により形成される。

## 【0161】

図 1 7 の電圧一直列帰還型増幅器においては、帰還抵抗 3 6 1 に薄膜抵抗を用いることにより、高周波領域で周波数特性が改善される。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施の形態におけるエミッタ接地型広帯域増幅器の構成を示す回路図である。

【図 2】

図 1 の増幅器に用いられる薄膜抵抗の抵抗値の周波数依存性を示す図である。

【図 3】

図 1 の増幅器における電圧利得の周波数特性を示す図である。

【図 4】

本発明の第 2 の実施の形態におけるエミッタ接地型広帯域増幅器の第 1 の回路の構成を示す図である。

【図 5】

第 2 の実施の形態の増幅器における電圧利得の周波数特性を示す図である。

【図 6】

本発明の第 3 の実施の形態におけるエミッタ接地型広帯域増幅器の第 1 の回路の例を示す回路図である。

【図 7】

第 3 の実施の形態の増幅器における電圧利得の周波数特性を示す図である。

【図 8】

本発明の第 4 の実施の形態における負帰還増幅器の原理図である。

【図 9】

帰還部の薄膜抵抗における表面抵抗の周波数依存性を示す図である。

【図 1 0】

帰還部の帰還率の周波数依存性を示す図である。

【図 1 1】

図 1 0 の周波数依存性を有する帰還部を用いた図 8 の負帰還増幅器および帰還率一定の帰還部を用いた負帰還増幅器におけるループ利得の周波数依存性を示す

図である。

【図 1 2】

本実施の形態における電圧一直列帰還型増幅器を示す回路図である。

【図 1 3】

本実施の形態における電流一直列帰還型増幅器を示す回路図である。

【図 1 4】

本実施の形態における電圧ー並列帰還型増幅器を示す回路図である。

【図 1 5】

本実施の形態における電流ー並列帰還型増幅器を示す回路図である。

【図 1 6】

本実施の形態における複合帰還型増幅器を示す回路図である。

【図 1 7】

本実施の形態における電圧一直列帰還型増幅器を示す回路図である。

【図 1 8】

従来のエミッタ接地型広帯域増幅器の構成を示す回路図である。

【図 1 9】

トランジスタをハイブリッド $\pi$ 型等価回路で表した場合の図 1 8 の増幅器の等価回路図である。

【図 2 0】

図 1 8 の増幅器のミラー効果を考慮した場合の等価回路図である。

【符号の説明】

- 1, 2 抵抗
- 3 第 1 の回路
- 4 第 2 の回路
- 5, 6 コンデンサ
- 3 0, 3 1, 3 3, 3 4, 3 5, 3 6 薄膜抵抗
- 3 2, 3 7, 3 8, 4 0 半導体抵抗
- 1 0 0, 3 0 4, 3 0 5, 3 0 7, 3 0 8 バイポーラトランジスタ
- 3 0 1, 3 0 2, 3 0 6, 3 0 9, 3 1 0, 3 1 1 FET

311, 322, 331, 341, 351, 352, 361 帰還抵抗

312, 344, 362 ソース抵抗

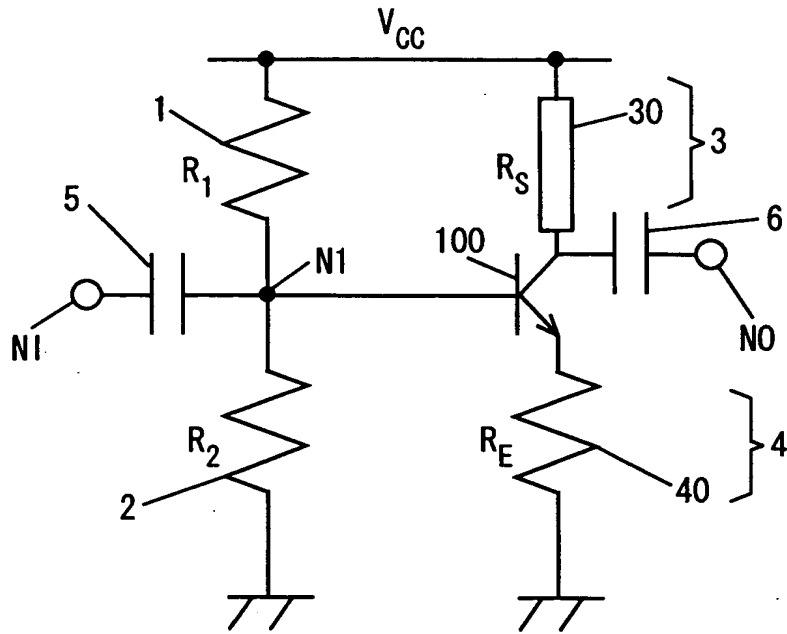
313, 314, 342, 363, 364, 365 ドレイン抵抗

321, 332 コレクタ抵抗

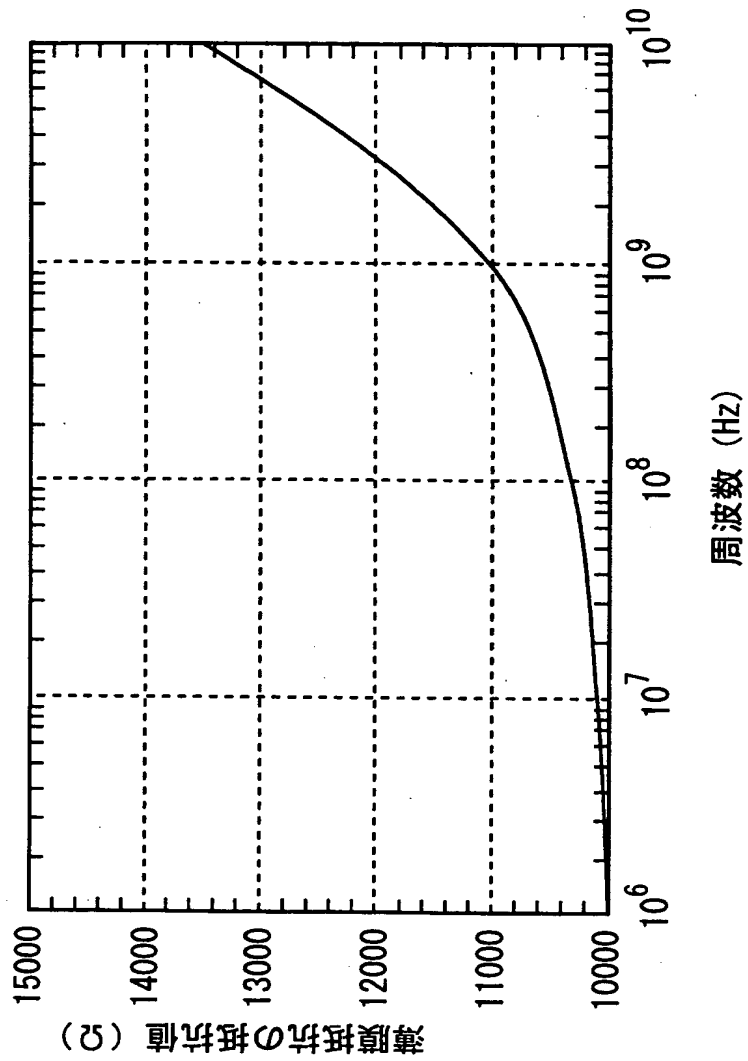
✓

【書類名】 図面

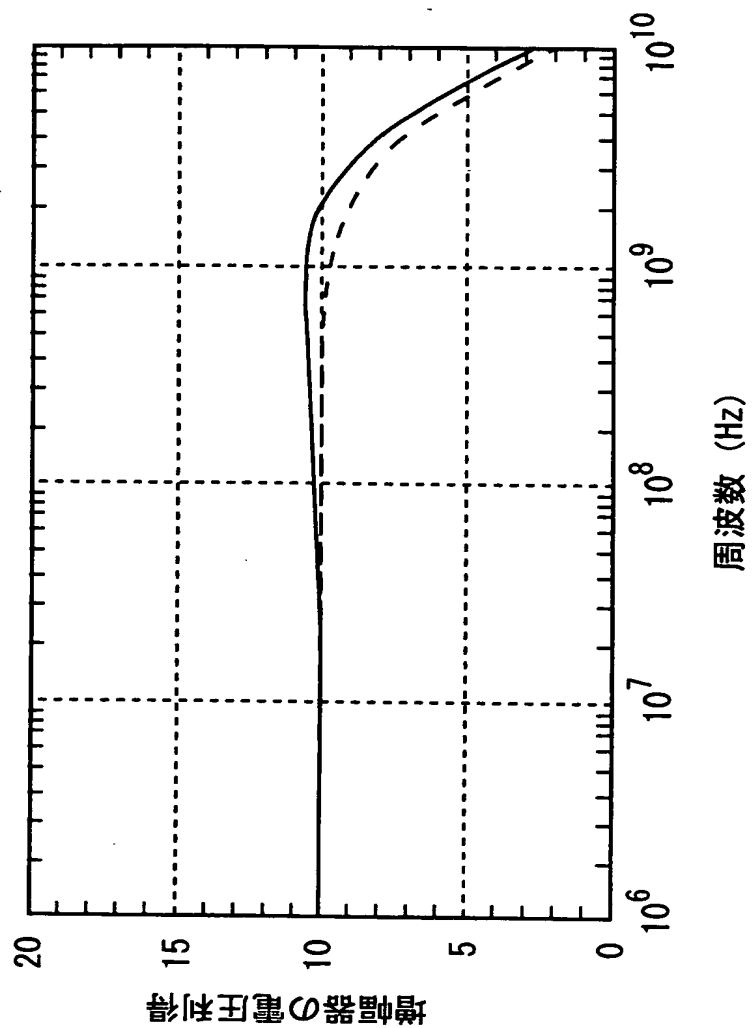
【図 1】



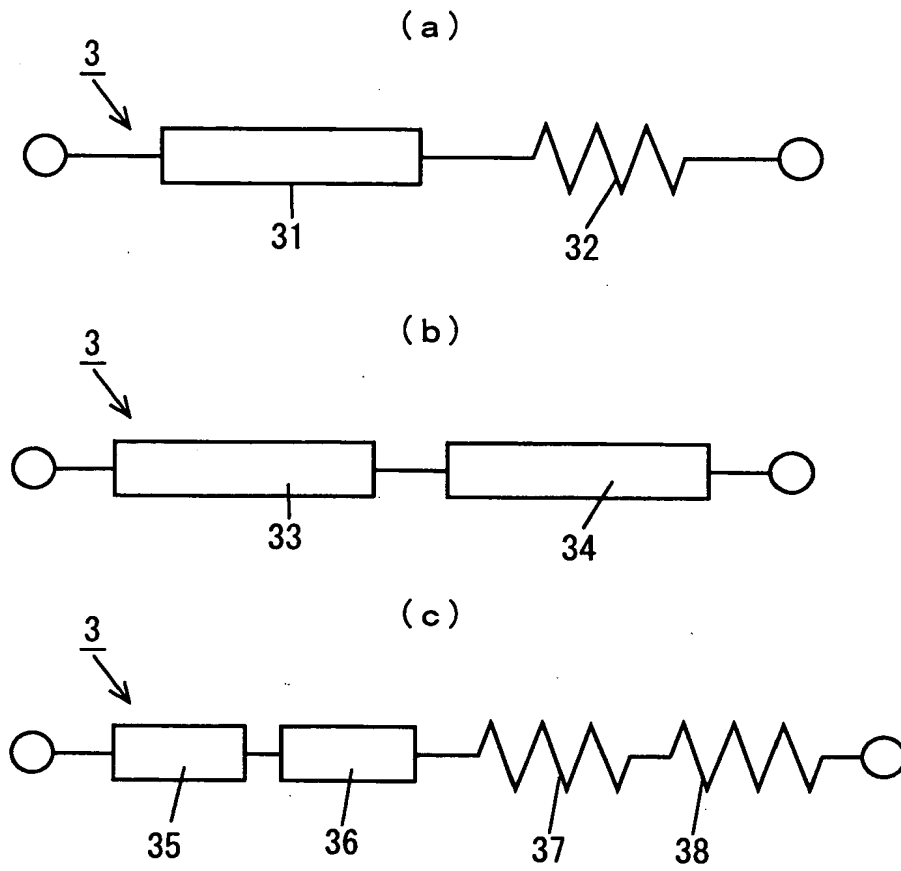
【図 2】



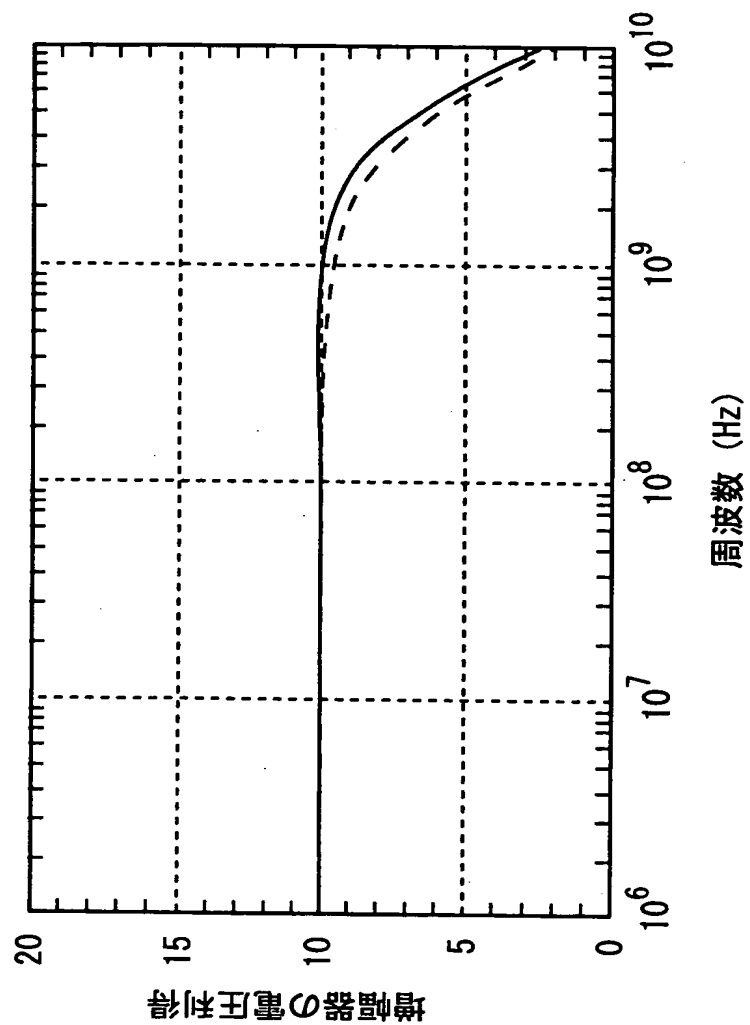
【図 3】



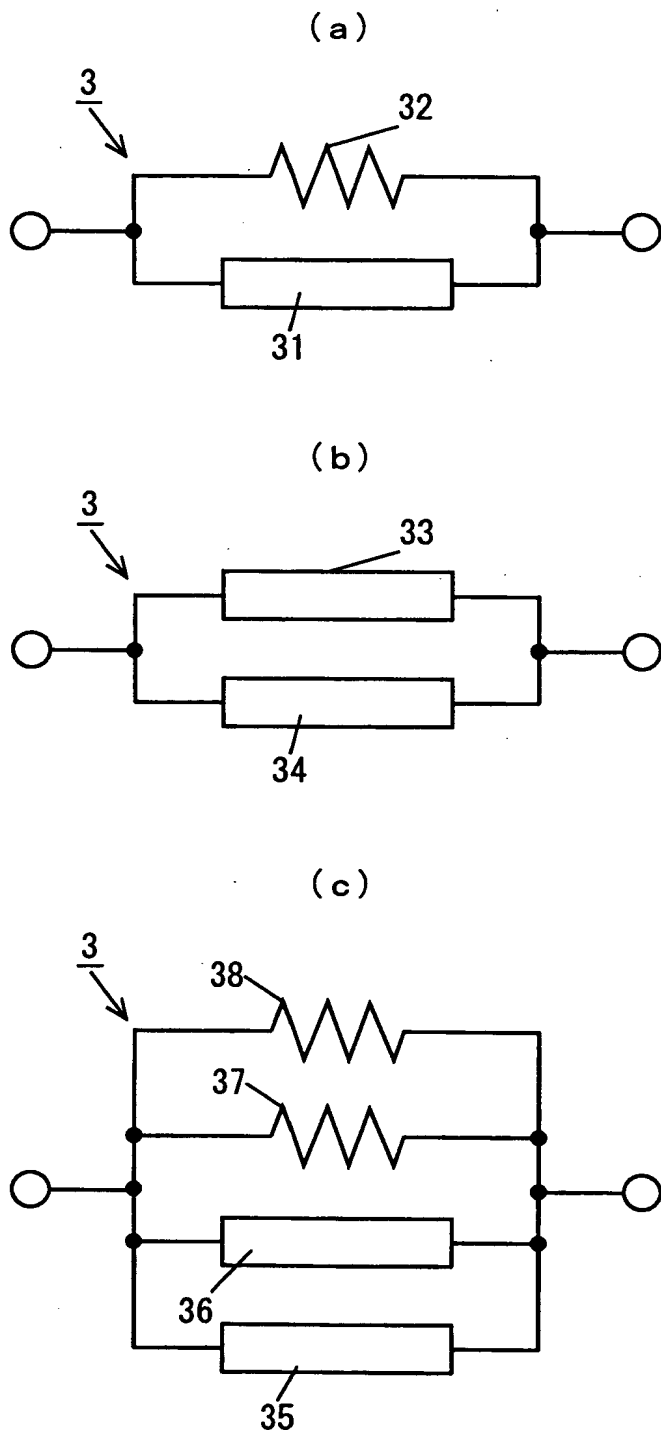
【図 4】



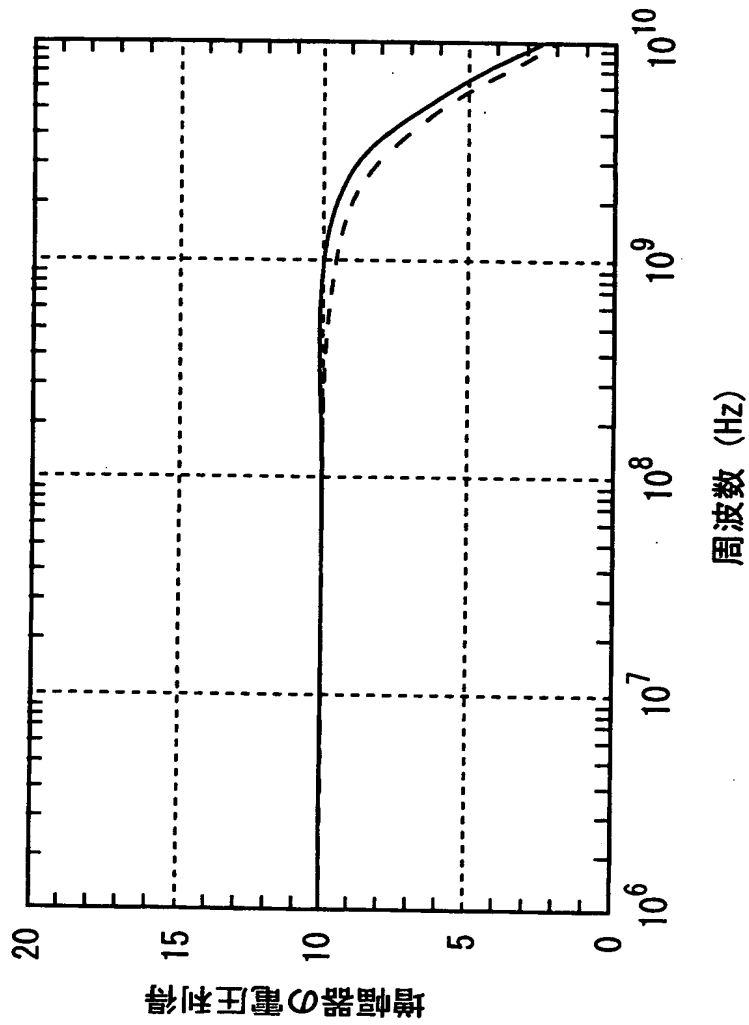
【図 5】



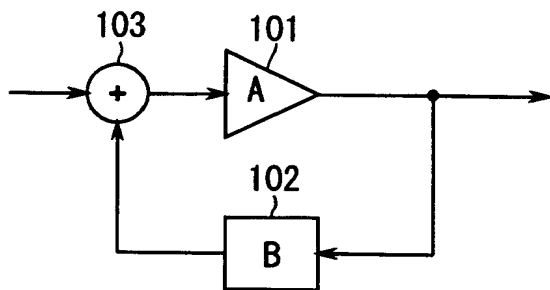
【図 6】



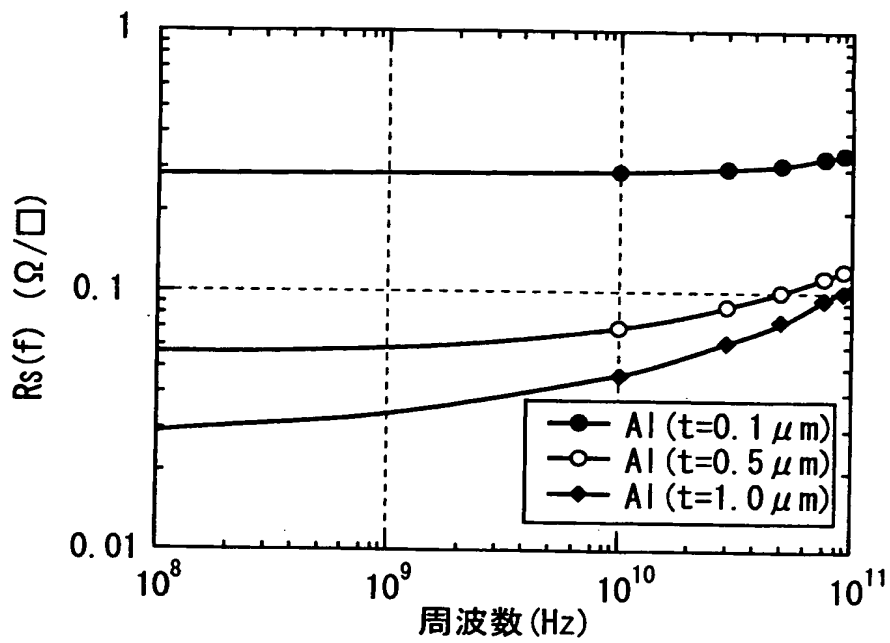
【図 7】



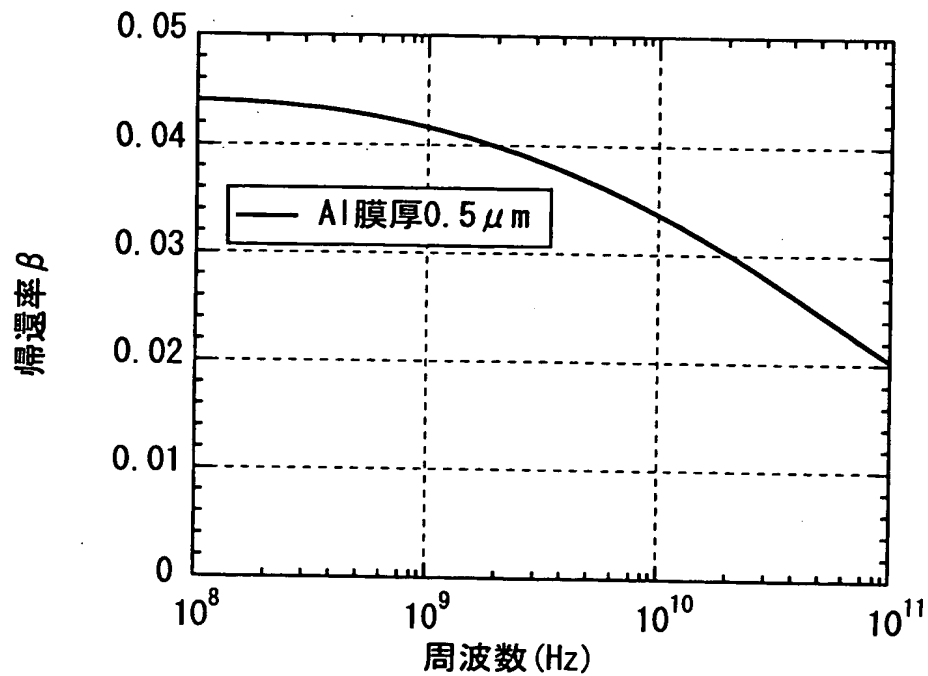
【図 8】



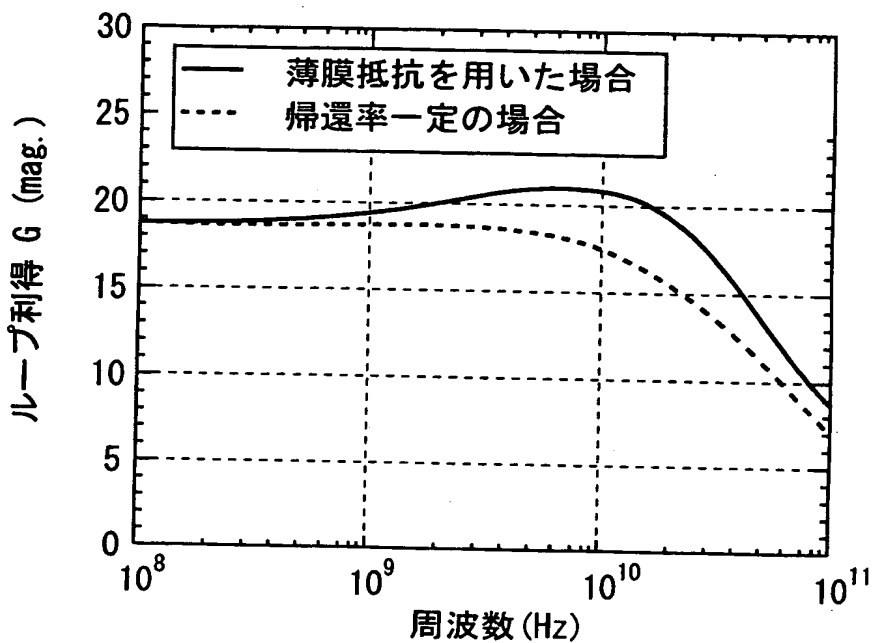
【図 9】



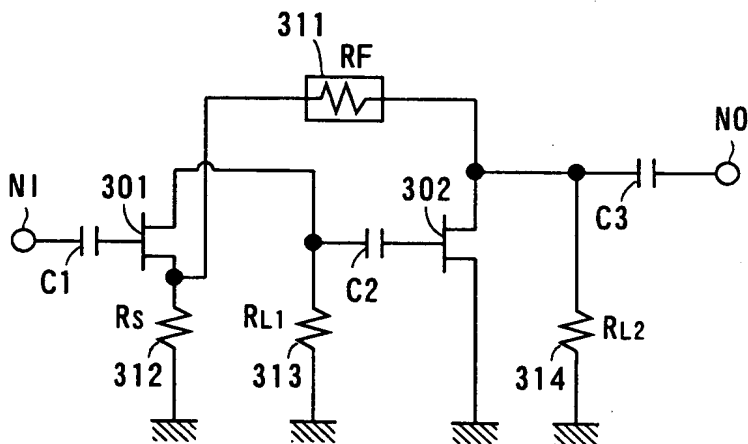
【図 10】



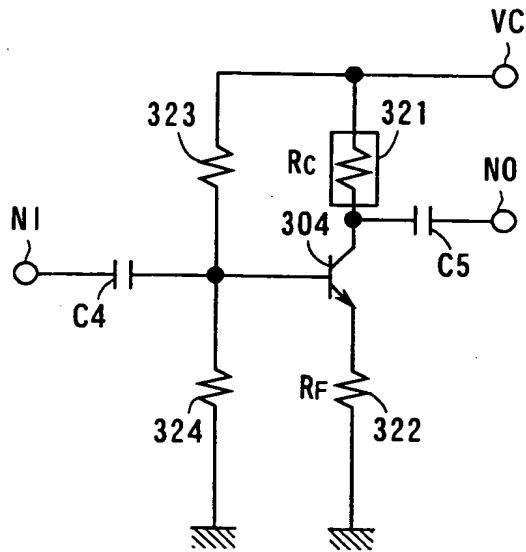
【図 1 1】



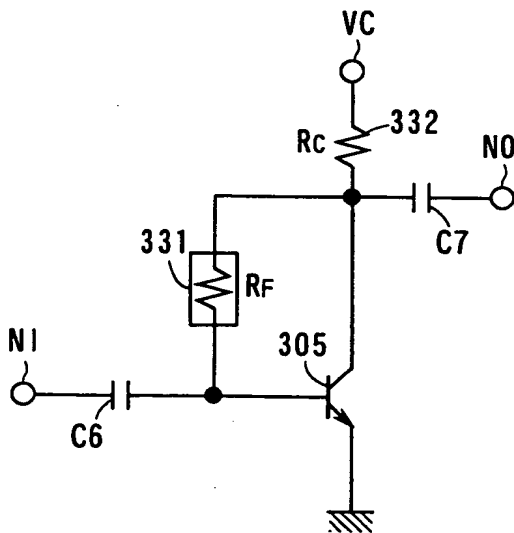
【図 1 2】



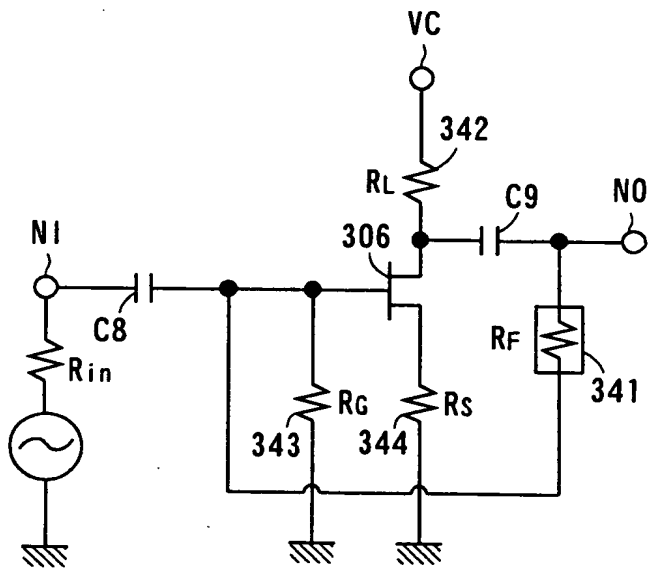
【図 13】



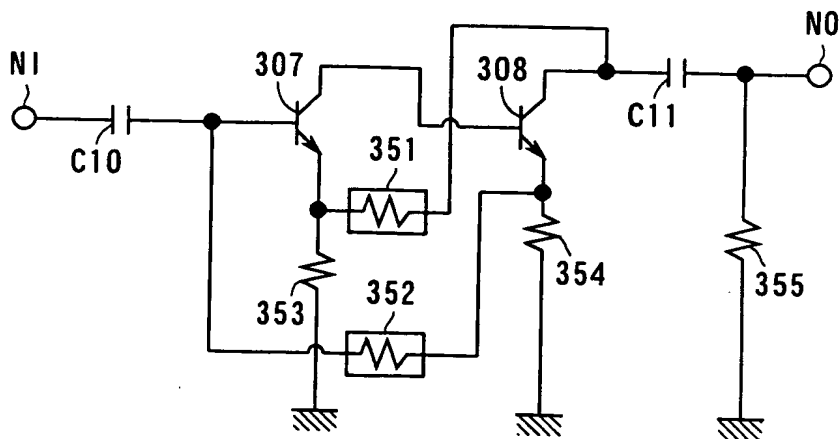
【図 14】



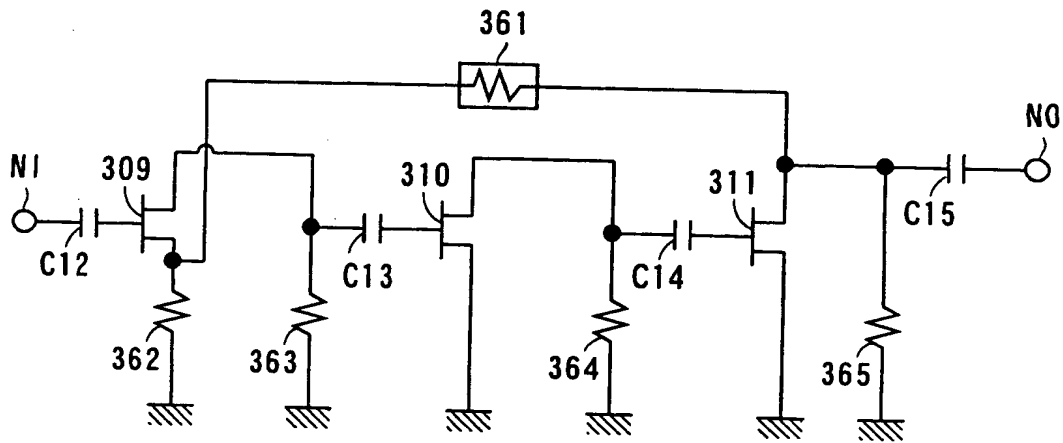
【図 15】



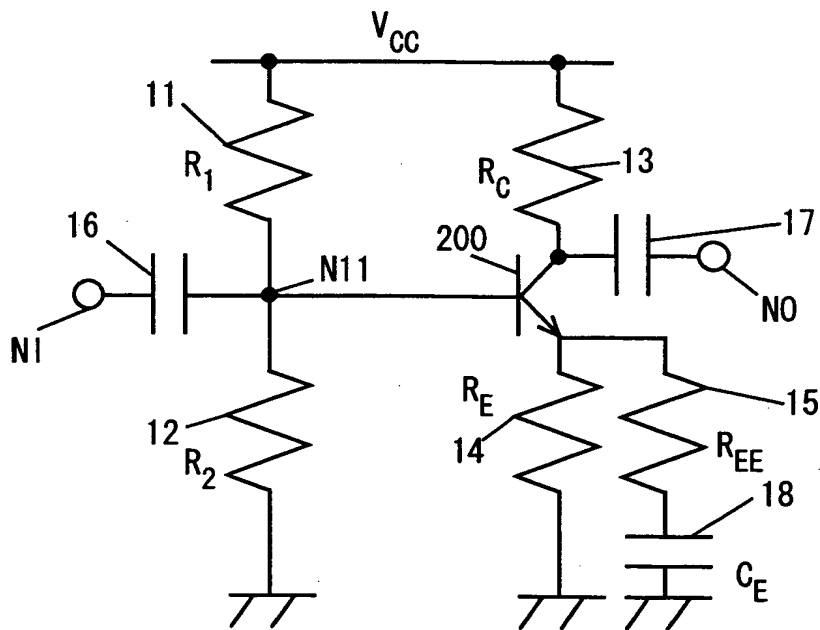
【図 16】



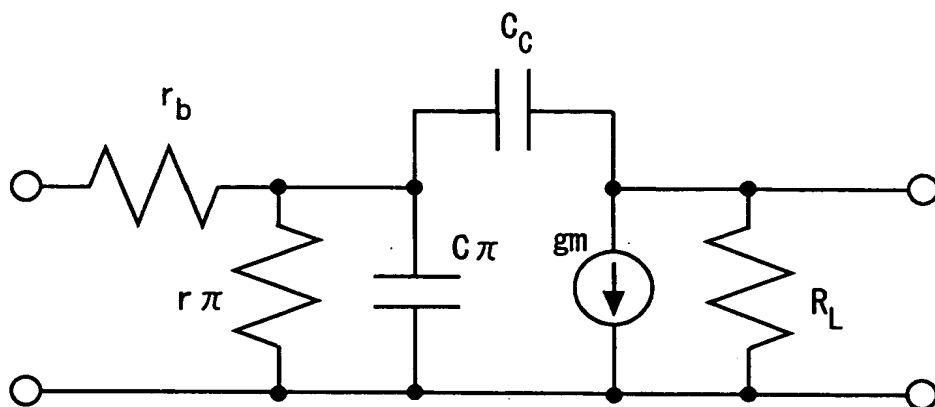
【図 17】



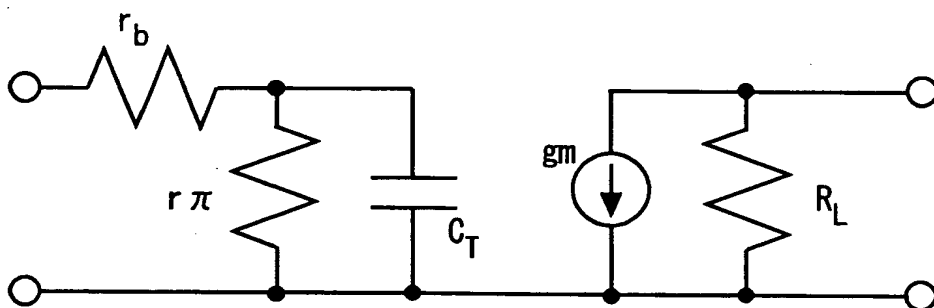
【図 18】



【図 19】



【図 20】



【書類名】 要約書

【要約】

【課題】 占有面積の大きなコンデンサを用いることなく、かつ低周波領域での利得を低下させずに、高周波領域での利得を制御することができる高周波回路を提供することである。

【解決手段】 トランジスタ 1 0 0 のコレクタと電源端子との間に薄膜抵抗 3 0 により構成される第 1 の回路 3 を接続し、エミッタと接地端子との間に半導体抵抗 4 0 により構成される第 2 の回路 4 を接続する。薄膜抵抗 3 0 の膜厚は補償すべき周波数での表皮深さ以下に設定する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通2丁目5番5号

氏 名 三洋電機株式会社